

IMAGE DISPLAY DEVICE

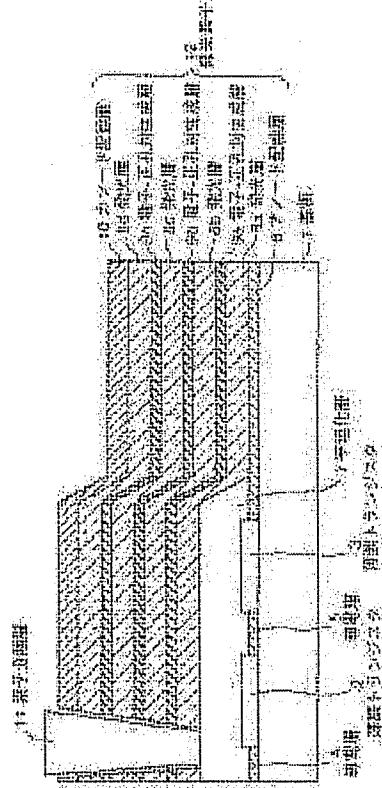
Patent number: JP2004241194 (A)
Publication date: 2004-08-26
Inventor(s): TSUJIMURA TAKATOSHI; MIWA KOICHI; OHATA MOTOTSUGU +
Applicant(s): CHI MEI ELECTRONICS CORP; KYOCERA CORP +
Classification:
 - **international:** G09F9/30; H01L27/146; H01L27/32; H01L51/50;
 H05B33/12; (IPC1-7): G09F9/30; H05B33/12; H05B33/14
 - **european:** H01L27/146F5
Application number: JP20030027265 20030204
Priority number(s): JP20030027265 20030204

Also published as:

- US2004206987 (A1)
- US7227304 (B2)
- TWI228939 (B)

Abstract of JP 2004241194 (A)

PROBLEM TO BE SOLVED: To provide an image display device capable of displaying stable images for a long time. ; **SOLUTION:** On a substrate 1, the image display device has a thin-film transistor 2 and a thin-film transistor 3 for composing a driving circuit, a conductive layer 4 for connecting to a line for signal or a line for scanning described later, a conductive layer 5 for connecting the thin-film transistor 2 and the thin-film transistor 3, and an anode wiring layer 6 connected to the thin-film transistor 3. A flattened layer 7 is placed on the thin-film transistor 2 and the thin-film transistor 3. Furthermore, on the anode wiring layer 6 and the flattened layer 7, the image display device has light-emitting elements 12 and element separating layers 11 for separating the light-emitting elements 12 from each other into every display pixel. This structure allows the light-emitting element 12 to emit light with a small current, reduces the electrical variations of the thin-film transistor 3 as a driving element, and realizes stable image display for a long time. ;
COPYRIGHT: (C)2004,JPO&NCIPI



Data supplied from the **espacenet** database — Worldwide

Family list

3 application(s) for: JP2004241194 (A)

Sorting criteria: Priority Date Inventor Applicant Ecla

1 IMAGE DISPLAY DEVICE**Inventor:** TSUJIMURA TAKATOSHI ; MIWA KOICHI (+1)**EC:** H01L27/146F5**Publication** JP2004241194 (A) - 2004-08-26
info:**Applicant:** CHI MEI ELECTRONICS CORP ; KYOCERA CORP**IPC:** G09F9/30; H01L27/146; H01L27/32; (+5)**Priority Date:** 2003-02-04**2 Image display device****Inventor:** TSUJIMURA TAKATOSHI [JP] ; MIWA KOICHI [JP] (+1)**EC:** H01L27/146F5**Publication** TWI228939 (B) - 2005-03-01
info:**Applicant:** CHI MEI OPTOELECTRONICS CORP [TW] ; KYOCERA CORP [JP]**IPC:** G09F9/30; H01L27/146; H01L27/32; (+3)**Priority Date:** 2003-02-04**3 Image display apparatus****Inventor:** TSUJIMURA TAKATOSHI [JP] ; MIWA KOICHI [JP] (+1)**EC:** H01L27/146F5**Publication** US2004206987 (A1) - 2004-10-21
info: US7227304 (B2) - 2007-06-05**Applicant:** TSUJIMURA TAKATOSHI, ; MIWA KOICHI, (+2)**IPC:** G09F9/30; H01L27/146; H01L27/32; (+3)**Priority Date:** 2003-02-04Data supplied from the **espacenet** database — Worldwide

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-241194

(P2004-241194A)

(43) 公開日 平成16年8月26日(2004.8.26)

(51) Int.Cl.⁷H05B 33/14
G09F 9/30
H05B 33/12

F 1

H05B 33/14
G09F 9/30
G09F 9/30
H05B 33/12
H05B 33/12

テーマコード(参考)

3K007
5C094

審査請求 未請求 請求項の数 10 O.L. (全 16 頁)

(21) 出願番号
(22) 出願日特願2003-27265 (P2003-27265)
平成15年2月4日 (2003.2.4)

(71) 出願人

奇美電子股▲ふん▼有限公司
台灣台南縣台南科學工業園區新市鄉奇業路
1号

(71) 出願人

京セラ株式会社
京都府京都市伏見区竹田烏羽殿町6番地

(74) 代理人

弁理士 酒井 宏明

(72) 発明者

辻村 隆俊
神奈川県大和市下鶴間1623番地14
インターナショナル ディスプレイ テクノロジー株式会社 大和事業所内

最終頁に続く

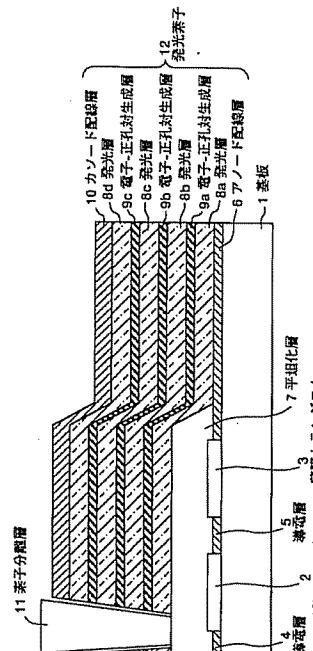
(54) 【発明の名称】画像表示装置

(57) 【要約】

【課題】長時間に渡って安定した画像表示が可能な画像表示装置を提供すること。

【解決手段】光透過性を有する基板1上に、駆動回路を構成する薄膜トランジスタ2および薄膜トランジスタ3と、後述する信号線または走査線と接続するための導電層4と、薄膜トランジスタ2と薄膜トランジスタ3とを接続する導電層5と、薄膜トランジスタ3と接続されたアノード配線層6とを有する。また、薄膜トランジスタ2および薄膜トランジスタ3上には平坦化層7が配置されている。そして、アノード配線層6および平坦化層7上には発光素子12と、表示画素ごとに発光素子12を分離するための素子分離層11とを有する。かかる構造によって低電流発光が可能とすることで、ドライバ素子たる薄膜トランジスタ3の電気的変動を抑制し、長時間に渡って安定した画像表示を実現する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の発光層と、該複数の発光層間に配置された電子一正孔対生成層とを備えた発光素子と、

該発光素子に流れる電流を制御し、非晶質シリコンを含んで形成された電流通過領域を有するドライバ素子と、

該ドライバ素子の駆動状態を制御するスイッチング素子と、

該スイッチング素子に対して表示信号を供給する信号線と、

前記スイッチング素子に対して走査信号を供給する走査線と、

を備えたことを特徴とする画像表示装置。 10

【請求項 2】

前記発光層は、有機材料を含んで形成されることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】

前記ドライバ素子は、非晶質シリコンによってチャネル層を形成した薄膜トランジスタを含んで形成されたことを特徴とする請求項 1 または 2 に記載の画像表示装置。

【請求項 4】

前記電子一正孔対生成層は、光透過性を備えた導電層によって形成されることを特徴とする請求項 1 ~ 3 のいずれか一つに記載の画像表示装置。 20

【請求項 5】

前記電子一正孔対生成層は、光透過性を備えた金属酸化層によって形成されることを特徴とする請求項 1 ~ 3 のいずれか一つに記載の画像表示装置。

【請求項 6】

前記電子一正孔対生成層は、ITO 層によって形成されることを特徴とする請求項 1 ~ 3 のいずれか一つに記載の画像表示装置。

【請求項 7】

前記電子一正孔生成層は、前記発光素子の陰極側に ITO 層が配置され、陽極側にセシウムを含む導電層が配置されたことを特徴とする請求項 1 ~ 3 のいずれか一つに記載の画像表示装置

【請求項 8】

前記発光層は、白色光を出射し、 30

前記白色光から所定波長の光を抽出する光フィルタをさらに備えたことを特徴とする請求項 1 ~ 7 のいずれか一つに記載の画像表示装置。

【請求項 9】

前記発光層は、400 nm 以下の波長の光を出射し、

前記発光層から出射される光の波長を変換する色変調手段をさらに備えたことを特徴とする請求項 1 ~ 7 のいずれか一つに記載の画像表示装置。 40

【請求項 10】

前記色変調手段は、前記発光層から出射される光を赤、青、緑に対応した波長の光に変換することを特徴とする請求項 9 に記載の画像表示装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

この発明は、自発光素子を備えた画像表示装置に関し、特に、電流通過領域が非晶質シリコンによって形成されたドライバ素子を具備したアクティブマトリックス方式の画像表示装置に関するものである。

【0002】**【従来の技術】**

現在、画像表示等を行うディスプレイの分野において、液晶表示装置にかわって有機 EL 素子を用いた画像表示装置が注目されている。液晶表示装置と比較すると、有機 EL 素子 50

を用いた画像表示装置は、自発光性のためバックライトが不要であり、優れた応答速度とコントラスト、視認性を有するなど、液晶をしのぐ機能を有する。また、有機EL素子を用いた画像表示装置は構造も比較的単純なことから、製造コストの面でも有利と考えられている。

【0003】

図8は、従来の有機EL素子を用いたアクティブマトリックス方式の画像表示装置の構造を示す等価回路図である。図8に示すように、従来の画像表示装置は、有機EL素子101と、有機EL素子101のカソード側と接続され、有機EL素子101に対して電流を供給する電源線107とを有する。また、有機EL素子101は、ドライバ素子として機能する薄膜トランジスタ102に接続されており、薄膜トランジスタ102によって有機EL素子101に流れる電流値が制御される。薄膜トランジスタ102は、信号線104および走査線105から薄膜トランジスタ103を介して所定のゲート電位を与えられることによって駆動状態が制御され、かかる制御に基づいて有機EL素子101に流れる電流が決定される。有機EL素子101は、流入する電流の値に応じた光強度で発光し、画像表示が行われる（例えば、特許文献1参照。）。

10

【0004】

薄膜トランジスタ102は、駆動状態に応じた移動度を有することから、印加されるゲート電位に応じて有機EL素子101に流れる電流値を制御する機能を有する。かかる薄膜トランジスタ102の構造としては、チャネル層を多結晶シリコンによって形成したものと、非晶質シリコンによって形成したものが提案されている。

20

【0005】

チャネル層を多結晶シリコンによって形成した薄膜トランジスタの場合、移動度を高くすることが可能な反面、チャネル層を形成する多結晶シリコンの粒径を制御することが難しいという問題を有する。多結晶シリコンを用いた薄膜トランジスタの移動度は、チャネル層を形成する多結晶シリコンの粒径の影響を受けることから、粒径の制御が困難な場合、薄膜トランジスタ102の移動度が画素ごとに相違することとなる。例えば画面全体に单一色を表示するために、それぞれの画素を構成する薄膜トランジスタ102に対して印加するゲート電圧を等しくした場合を考える。多結晶シリコンを用いた薄膜トランジスタは、粒径の制御が困難であるため、画素ごとに移動度が相違し、有機EL素子101に流れる電流値も相違することとなる。有機EL素子101は電流発光素子であるため、流入する電流値が相違することで輝度が画素ごとに変動することとなるため、実際に单一色を表示することができなくなる。

30

【0006】

これに対してチャネル層を非晶質シリコンによって形成された薄膜トランジスタは、粒径を制御する必要がないため、画素ごとに設けられた個々の薄膜トランジスタの移動度が相違する問題は生じない。このため、有機EL素子のドライバ素子として用いる薄膜トランジスタ102は、チャネル層を非晶質シリコンによって形成されたものを用いることが好ましく、かかる構造の薄膜トランジスタを用いることによって個々の有機EL素子に対してほぼ均一な電流を流すことが可能となる。

40

【0007】

【特許文献1】

特開平8-234683号公報（第10頁、第1図）

【0008】

【発明が解決しようとする課題】

しかしながら、非晶質シリコンによってチャネル層が形成された薄膜トランジスタをドライバ素子として使用した場合、図8に示す従来の画像表示装置では長時間に渡って画像表示を行うことが困難であるという問題が存在する。非晶質シリコンを用いた薄膜トランジスタは、長時間に渡ってチャネル層に電流を流した場合、徐々に閾値電圧が変動することが知られており、一定のゲート電圧を印加し続けても閾値電圧の変動に応じてチャネル層を流れる電流の値は変化するためである。

50

【0009】

図9は、非晶質シリコンをチャネル層とした薄膜トランジスタについて、チャネル層に一定の電流を流し続けた結果生じる閾値電圧の変動値の変化を示すグラフである。なお、図9のグラフにおいて、チャネル層に流れる電流は、一般的な有機EL素子が $150\text{ cd}/\text{m}^2$ の輝度で発光する程度の電流とする。

【0010】

図9からも明らかなように、約100時間で1V程度の閾値電圧変動が生じ、2000時間経過すると2Vを越えた閾値電圧変動が生じることが示されている。一般に、有機EL素子を用いた画像表示装置の性能としては、20000時間程度連続して一定の輝度を保持することが要請されており、短時間で閾値電圧が大きく変動することは好ましくない。

10

【0011】

従って、非晶質シリコンを用いた薄膜トランジスタをドライバ素子として使用した実際の画像表示装置では、図8に示す構造に加えて画素ごとに電圧補償回路が配置されている。具体的には、薄膜トランジスタ102のゲート電極に対して、信号線104から供給される電位に加え、電圧補償回路によって閾値電圧の変動分を補償する電位を与えられる構造とすることによって安定した画像表示を実現している。かかる電圧補償回路は1画素あたり3~4個の薄膜トランジスタによって形成されており、有機EL素子を配置する基板上に電圧補償回路用の領域を別途設ける必要性が生じるため、有機EL素子を高密度に配置することができず、高精細画像表示が困難となるという問題が新たに生じる。

【0012】

20

また、非晶質シリコンを用いた薄膜トランジスタはそもそも移動度が低いという問題もある。従来用いられた有機EL素子を発光素子とした場合、十分な輝度を実現するためには一定量の電流を必要としたことから、かかる電流を有機EL素子に供給するためにチャネル幅を拡大する必要性を有し、ドライバ素子として機能する薄膜トランジスタの占有面積が増加するため、有機EL素子の配置密度が低下し、高精細画像表示が困難となるという問題を有する。

【0013】

この発明は、上記従来技術の問題点に鑑みてなされたものであって、アクティブマトリックス方式の画像表示装置において、電流通過領域が非晶質シリコンによって形成されたドライバ素子の電気特性の変動を抑制することで長時間に渡る画像表示が可能となる画像表示装置を提供することを目的とする。

30

【0014】

【課題を解決するための手段】

上記目的を達成するため、請求項1にかかる画像表示装置は、複数の発光層と、該複数の発光層間に配置された電子ー正孔対生成層とを備えた発光素子と、該発光素子に流れる電流を制御し、非晶質シリコンを含んで形成された電流通過領域を有するドライバ素子と、該ドライバ素子の駆動状態を制御するスイッチング素子と、該スイッチング素子に対して表示信号を供給する信号線と、前記スイッチング素子に対して走査信号を供給する走査線とを備えたことを特徴とする。

【0015】

40

この請求項1の発明によれば、アクティブマトリックス方式であって、かつドライバ素子の電流通過領域が非晶質シリコンを含んで形成した構造の画像表示装置において、複数の発光層間に電子ー正孔対生成層を含む発光素子を備えたことによって、低電流で高輝度の発光が可能となり、電流通過領域を通過する荷電粒子量を抑制することによってドライバ素子の電気特性の変動を抑制することができる。

【0016】

また、請求項2にかかる画像表示装置は、上記の発明において、前記発光層は、有機材料を含んで形成されることを特徴とする。

【0017】

また、請求項3にかかる画像表示装置は、上記の発明において、前記ドライバ素子は、非

50

晶質シリコンによってチャネル層を形成した薄膜トランジスタを含んで形成されたことを特徴とする。

【0018】

また、請求項4にかかる画像表示装置は、上記の発明において、前記電子一正孔対生成層は、光透過性を備えた導電層によって形成されることを特徴とする。

【0019】

また、請求項5にかかる画像表示装置は、上記の発明において、前記電子一正孔対生成層は、光透過性を備えた金属酸化層によって形成されることを特徴とする

【0020】

また、請求項6にかかる画像表示装置は、上記の発明において、前記電子一正孔対生成層は、ITO層によって形成されることを特徴とする。 10

【0021】

また、請求項7にかかる画像表示装置は、上記の発明において、前記電子一正孔生成層は、前記発光素子の陰極側にITO層が配置され、陽極側にセシウムを含む導電層が配置されたことを特徴とする。

【0022】

また、請求項8にかかる画像表示装置は、上記の発明において、前記発光層は、白色光を出射し、前記白色光から所定波長の光を抽出する光フィルタをさらに備えたことを特徴とする。

【0023】

また、請求項9にかかる画像表示装置は、上記の発明において、前記発光層は、400nm以下 の波長の光を出射し、前記発光層から出射される光の波長を変換する色変調手段をさらに備えたことを特徴とする。 20

【0024】

また、請求項10にかかる画像表示装置は、上記の発明において、前記色変調手段は、前記発光層から出射される光を赤、青、緑に対応した波長の光に変換することを特徴とする。 30

【0025】

【発明の実施の形態】

以下、図面を参照して、この発明の実施の形態である画像表示装置について説明する。なお、図面は模式的なものであり、現実のものとは異なることに留意する必要がある。また、図面の相互間においても、互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

【0026】

(実施の形態1)

まず、この発明の実施の形態1にかかる画像表示装置について説明する。本実施の形態1にかかる画像表示装置は、発光層を複数備え、かかる発光層間に発光に寄与する電子一正孔対生成層を配置した構造の低電流発光素子を有し、画像表示時に非晶質シリコンを含むドライバ素子に流れる電流値を低減することで長時間に渡って安定した画像表示を可能とする構造を有する。 40

【0027】

図1は、本実施の形態1にかかる画像表示装置の構造を示す断面図である。図1に示すように、本実施の形態1にかかる画像表示装置は、光透過性を有する基板1上に、駆動回路を構成する薄膜トランジスタ2および薄膜トランジスタ3と、後述する信号線または走査線と接続するための導電層4と、薄膜トランジスタ2と薄膜トランジスタ3とを接続する導電層5と、薄膜トランジスタ3と接続されたアノード配線層6とを有する。また、薄膜トランジスタ2および薄膜トランジスタ3上には平坦化層7が配置されている。そして、アノード配線層6および平坦化層7上には発光素子12と、表示画素ごとに発光素子12を分離するための素子分離層11とを有する。かかる薄膜トランジスタ2、3および発光素子12は、モノトーン表示の場合には表示画素ごと、カラー表示の場合には表示画素の50

R（赤）、G（緑）、B（青）に対応した副画素（以下ではまとめて「表示画素等」と称する）ごとに配置された構造を有する。

【0028】

薄膜トランジスタ3は、有機EL発光素子12に流入する電流値を制御するためのものであって、有機EL発光素子12と一方のソース／ドレイン電極およびアノード配線層6を介して接続されている。また、薄膜トランジスタ3は、電流通過層として機能するチャネル層が非晶質シリコンによって形成された構造を有するため、チャネル層の物理的構造上の差異に起因して表示画素等ごとに電圧－電流特性が変動することのない、安定した特性を有する。

【0029】

薄膜トランジスタ2は、薄膜トランジスタ3の駆動状態を制御するためのものであって、スイッチング素子として機能する。薄膜トランジスタ2のチャネル層は、非晶質シリコンと多結晶シリコンのいずれを用いて形成することも可能である。

【0030】

平坦化層7は、薄膜トランジスタ2、3が配置された領域の上面を平坦化するためのものである。すなわち、図1では簡略化して表示したものとの、実際の薄膜トランジスタ2、3は異種材料によって形成された複雑な多層構造を有するため、薄膜トランジスタ2、3の上面は複雑な凹凸形状を有する。一方で、上層に配置する発光素子12を形成する材料層は膜厚が非常に薄く、凹凸状の表面上に積層することは困難である。このため、本実施の形態1にかかる画像表示装置では、薄膜トランジスタ2、3が配置された領域上に平坦化層7を配置することとし、平坦化層7上に発光素子12を積層する構造としている。なお、平坦化層7は一般にフォトレジスト等の有機材料を含んで形成されるが、薄膜トランジスタ2、3の上層を平坦化することが可能な材料であれば、有機材料以外の材料を用いることとしてもよい。

【0031】

素子分離層11は、表示画素等ごとに発光素子12を分離することによって、ある表示画素等に設けられた発光素子と他の表示画素等に設けられた発光素子との間でクロストークが発生することを防止するためのものである。具体的には、素子分離層11は例えば感光性の高分子膜を材料とし、素子分離層11の形状に対応したフォトマスクを用いて写真工程を行うことによって形成される。なお、素子分離の観点からは断面の形状が台形状であって、上底が下底よりも大きくなる逆テーパー状の形状を有することが好ましいが、他の断面形状を有することとしてもよい。

【0032】

次に、発光素子12について説明する。発光素子12は、注入電流の値に応じた輝度で発光する自発光素子であって、本実施の形態1にかかる画像表示装置の画像表示に直接寄与する素子である。具体的な構造としては、電子と正孔が発光再結合することによって光を発する発光層8a～8dと、発光層8a～8d間にそれぞれ配置された電子－正孔対生成層9a～9cとが積層された構造を有する。また、底部には外部の回路素子と接続するためのアノード配線層6が配置され、頂部にはカソード配線層10が配置された構造を有する。なお、図1においては、発光層8を4層、電子－正孔対生成層9を3層設けた構造について示すがあくまでも例示であって、発光層8および電子－正孔対生成層9の層数は図1に示すものに限定されるものではないことに留意が必要である。

【0033】

アノード配線層6は、発光素子12のアノード電極として機能すると共に、発光素子12と薄膜トランジスタ3とを電気的に接続するためのものである。本実施の形態1において、アノード配線層6は、A1、Cu等によって形成され、発光層8a～8dで発生する光を透過可能な構造を有する。例えば、アノード配線層6は光の透過が可能な程度に薄膜化された構造を有することが可能であり、また、光透過窓として機能する穴構造を部分的に配置した構造とすることが可能である。

【0034】

10

20

30

40

50

カソード配線層 10 は、発光素子 12 のカソード電極として機能するためのものである。カソード配線層 10 は、具体的には、Al、Cu 等の金属等の導電性材料によって形成される。なお、本実施の形態 1 にかかる画像表示装置は、発光素子 12 から発する光が基板 1 を通して外部に放出される構造を有するため、カソード配線層 10 は光透過性を備える必要はなく、膜厚を大きくすることが可能である。

【0035】

発光層 8a～8d は、それぞれ所定の波長に対応した材料、好ましくは有機材料によって形成され、カソード側から注入される電子と、アノード側から注入されるホールとが再結合することによって光を発する構造を有する。具体的には、発光層 8a～8d は、フタルシアニン、トリスアルミニウム錯体、ベンゾキノリノラト、ベリリウム錯体等の有機系の材料によって形成され、必要に応じて所定の不純物が添加された構造を有する。

10

【0036】

電子一正孔対生成層 9a～9c は、電圧を印加されることによってカソード側（図 1 における上方向）に正孔を放出し、アノード側に電子を放出するためのものである。電子一正孔対生成層 9a～9c は、光透過性を有する導電材料によって形成され、具体的には、好ましくは ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide) などの金属酸化物等透明な導電材料によって形成される。なお、ITO は電気陰性度が高いため、電子一正孔対生成層 9a～9c は、それ自身の下層にセシウム (Cs) 等の金属材料を含む導電層を含んで形成することとしてもよい。かかる導電層としては、セシウムを含有した BPHPEN または BCP を用いることが好ましい。また、Cr、Al、Cu 等を材料として、光透過が可能な程度まで薄膜化した構造または光透過窓を部分的に備えた構造によって電子一正孔対生成層 9a～9c を形成してもよい。

20

【0037】

次に、本実施の形態 1 にかかる画像表示装置の表示画素等ごとにおける回路素子の具体的な接続様について説明する。図 2 は、本実施の形態 1 にかかる画像表示装置の表示画素等ごとの等価回路を示す図であって、以下図 2 を参照して説明する。

【0038】

本実施の形態 1 にかかる画像表示装置は、図 2 に示すように、発光素子 12 のアノード側はドライバ素子として機能する薄膜トランジスタ 3 の一方のソース／ドレイン電極に接続され、薄膜トランジスタ 3 のゲート電極は薄膜トランジスタ 2 の一方のソース／ドレイン電極に接続されている。また、薄膜トランジスタ 2 の他方のソース／ドレイン電極は信号線 14 と接続され、ゲート電極は走査線 13 に接続された構造を有する。また、発光素子 12 のカソード側は電源線 15 に接続されると共に、電源線 15 と薄膜トランジスタ 3 のゲート電極との間にはコンデンサ 16 が配置されている。さらに、電源線 15 は、電源線駆動回路 19 と接続されることによって電流供給機能を有し、走査線 13、信号線 14 はそれぞれ走査線駆動回路 17、信号線駆動回路 18 に接続されることによって、所定の電位を薄膜トランジスタ 2 のゲート電極および他方のソース／ドレイン電極に供給する。なお、発光素子 12 については、図 1 でも示したように発光層を複数備えた構造を有することから、電気的には複数の発光ダイオードが直列接続された構造とみなせ、図 2 に示す構造で表現している。

30

【0039】

次に、発光素子 12 に対して電流が供給されるメカニズムについて図 2 を参考しつつ説明する。まず、走査線駆動回路 17 から走査線 13 を介して薄膜トランジスタ 2 のゲート電極に対して所定の電位が供給され、薄膜トランジスタ 2 がオン状態となる。そして、オン状態となった薄膜トランジスタ 2 に対して信号線駆動回路 18 から信号線 14 を介して所定の電位が供給され、薄膜トランジスタ 2 のチャネル層を介してコンデンサ 16 に所定の電位が書き込まれる。コンデンサ 16 の一方の電極と薄膜トランジスタ 3 のゲート電極は電気的に接続されているため、薄膜トランジスタ 3 のゲート電極にはコンデンサ 16 に書き込まれた電位が与えられる。

40

50

【0040】

そして、かかる電位に基づいて薄膜トランジスタ3はオン状態となり、薄膜トランジスタ3のチャネル層に所定の電流が流れる。薄膜トランジスタ3の一方のソース／ドレイン電極に対して発光素子12は接続されていることから、薄膜トランジスタ3のチャネル層における移動度によって規定された電流が発光素子12に対して流れ、電流値に応じた輝度の光が出射される。ところで、一度コンデンサ16に対して電位が書き込まれた後は、薄膜トランジスタ2がオフ状態となるが、コンデンサ16に書き込まれた電位は保持されるため薄膜トランジスタ3のゲート電位は維持される。従って、かかるゲート電位に対応した電流が薄膜トランジスタ3のチャネル層および発光素子12に対して流れ続け、発光素子12は発光状態を維持される。

10

【0041】

従って、画像表示時にはドライバ素子として機能する薄膜トランジスタ3のチャネル層には電流が流れ続けることとなり、長時間に渡って電流が流れることによって閾値電圧が変動するおそれがある。しかしながら、かかる閾値電圧の変動幅はチャネル層を通過する荷電粒子の量に対応することから、本実施の形態1にかかる画像表示装置では、発光素子12に流す電流値を低減することによって、ドライバ素子たる薄膜トランジスタ3の閾値電圧の変動を抑制している。

【0042】

図3は、発光素子12の発光のメカニズムについて説明するための模式図である。発光層8a～8dは、外部から供給された電子と正孔が再結合することによって発光層8a～8dを構成する有機材料分子が励起され、分子が励起状態から基底状態に遷移する際に生じる余剰エネルギーが光に変換されることで発光する。また、発光素子12を形成する電子－正孔対生成層9a～9cは、それぞれが所定の電位を与えられることによって電子をアノード配線層6側に供給し、正孔をカソード配線層10側に供給する機能を有する。本実施の形態1にかかる画像表示装置では、かかる電子－正孔対生成層9a～9cを設けることによって、低電流で十分な輝度の光を発光させている。

20

【0043】

例として、発光層8cにおける発光メカニズムについて説明する。発光層8cでは電子－正孔対生成層9bで生じた正孔と電子－正孔対生成層9cで生じた電子とが外部から流入し、発光層8c内で再結合することによって光が生じる。ここで、発光層8cに供給される正孔および電子はいずれも発光素子12の外部から供給されるのではなく、発光素子12内部で生成されている。従って、発光層8cにおいて発光に寄与する荷電粒子は薄膜トランジスタ3のチャネル層を通過する荷電粒子とは直接の関係はなく、発光層8cで発光することによって薄膜トランジスタ3のチャネル層が影響を受けることはない。同様に、発光層8bに供給される電子および正孔、発光層8aに供給される電子および発光層8dに供給される正孔は発光素子12の内部で発生し、かつ発光層内で光に変換されるため、これらの荷電粒子が薄膜トランジスタ3のチャネル層の劣化に影響を与えることはない。従って、発光素子12は薄膜トランジスタ3を介して供給される電流値に比して従来よりも高い効率で発光することが可能であって、同一輝度の光を発光する場合において、薄膜トランジスタ3に流れる電流値を低減することが可能である。

30

【0044】

次に、本実施の形態1において長時間の画像表示を行った際にドライバ素子の電気的特性が変動しないこと、具体的にはドライバ素子として機能する薄膜トランジスタ3のチャネル層に流れる電流値と閾値電圧の変動値との関係について説明する。図4は、チャネル層を非晶質シリコンによって形成した同一構造の薄膜トランジスタについてチャネル層に電流を流し続けた場合における閾値電圧変動値の時間変動を加速試験によって測定した結果を表すグラフである。図4において、曲線1₁は従来の有機EL素子を十分な輝度で発光させるために必要な 1×10^{-6} Aの電流を流した場合の閾値電圧変動について示し、曲線1₂は、半分の 0.5×10^{-6} Aの電流を流した場合について示す。

40

【0045】

50

曲線 1_1 と曲線 1_2 とを比較すると明らかなように、例えば4000時間経過した時点における閾値電圧は、曲線 1_1 の場合は2.5V程度であるのに対し、曲線 1_2 の場合には1V以下に抑制されており、電流値を半分にすることによって閾値電圧の変動値を2/5程度まで抑制している。さらに、一定の閾値電圧変動値に到達するまでに要する時間を比較すると、電流値による差は顕著となる。例えば、ドライバ素子として許容しうる閾値電圧変動値を仮に1Vとするとき、曲線 1_1 の場合には1000時間程度で許容値を超えるのに対し、曲線 1_2 の場合には4000時間以上経過して初めて許容値に達している。また、許容値を1.5Vとした場合には曲線 1_1 の場合が2000時間以下で許容値を超えるのに対し、曲線 1_2 の場合には10000時間程度を要する。従って、チャネル層を流れる電流値を半分の値とした場合、ドライバ素子としての寿命は単純に2倍となるのではなく、4~5倍、もしくはそれ以上の素子寿命を実現することが可能となる。本実施の形態1で用いる発光素子 1_2 では発光層を4層備えることから同一輝度の光を発光するのに要する電流値は理論的には従来の1/4程度で足りるため、ドライバ素子として機能する薄膜トランジスタ 3 の素子寿命はさらに延びることとなる。従って、本実施の形態1にかかる画像表示装置は、ドライバ素子の電気特性の変動による画像品位の劣化の問題をほぼ解決することが可能となり、長時間に渡って安定した画像表示が可能となる。

10

【0046】

なお、電子ー正孔対生成部 $9_a \sim 9_c$ から電子および正孔を生じさせるためには電子ー正孔対生成部 $9_a \sim 9_c$ それぞれに対して所定の電位を印加する必要があり、結果として発光素子 1_2 全体に対して印加する電圧値は増大する。しかしながら、薄膜トランジスタ 3 の電気特性の変動は荷電粒子の通過量が主因となり、発光素子 1_2 に印加される電圧の影響を受けることはないため、長時間の安定した画像表示に影響を及ぼすおそれはない。また、上記のように本実施の形態1にかかる画像表示装置では低電流で十分な輝度の発光が可能となるため、発光素子 1_2 に印加する電圧が増大することによって消費電力が増加することもない。

20

【0047】

また、ドライバ素子たる薄膜トランジスタ 3 の電気特性が長時間に渡って安定することから、本実施の形態1にかかる画像表示装置は、薄膜トランジスタ 3 の閾値電圧の変動を補償するために別途補償回路を設ける必要がなくなる。このため、基板 1 上における非発光領域の占有面積を低減することが可能となり、個々の表示画素等における発光素子 1_2 の大型化または表示画素等の個数を増大させることができるとなる。従って、本実施の形態1にかかる画像表示装置は、高輝度もしくは高精細の画像表示を実現することができる。

30

【0048】

さらに、複数の発光層 $8_a \sim 8_d$ および電子ー正孔対生成層 $9_a \sim 9_c$ を備えた発光素子 1_2 を用いた構造とすることで製造コストの増加が問題になることはない。本実施の形態1において、発光層 $8_a \sim 8_d$ は既知の有機材料等を用いることが可能であり、電子ー正孔対生成層 $9_a \sim 9_c$ についてもITO等の既存の材料を使用できるためである。

40

【0049】

なお、本実施の形態1において、表示画素等ごとに発光素子 1_2 を分離するため素子分離層 1_1 を形成することとしたが、図5に示すように、素子分離層を省略した構造とすることも可能である。発光層に用いられる有機材料等は元来電気伝導度が低く、適当な材料を選択することによってアノード配線層 6 とカソード配線層 10 との間に印加される電圧に基づいて縦方向にのみ荷電粒子が移動する構造とすることが可能である。従って、隣接する表示画素等において発光層もしくは電子ー正孔対生成層が連続して形成されている場合であっても横方向に電流が流れることによるクロストークが発生することを抑制することができる。かかる構造とした場合、素子分離層の形成に要する工程を省略することができるとなり、製造コストを低減することができる。

【0050】

(実施の形態2)

次に、実施の形態2にかかる画像表示装置について説明する。実施の形態2にかかる画像

50

表示装置は、発光素子が複数の発光層および発光層に挟まれた電子一正孔対生成層を備えることで、個々の発光層からR、G、Bに対応する波長の光を出射し、これらの光を合派して出力することで白色光を出力する構造を有する。なお、「白色光」とは、完全に無彩色のものののみを指すのではなく、実質上白色と同視しうる色を含む概念とする。

【0051】

そして、副画素ごとにR、G、Bに対応する波長の光を透過するカラーフィルタを有することによってカラー画像表示を可能としている。なお、本実施の形態2にかかる画像表示装置は、基本的構造は実施の形態1にかかる画像表示装置と同様であり、具体的には、図1および図2に示す構造を有する。従って、以下で特に言及しない点については、実施の形態1と同じものと解釈することが可能である。

10

【0052】

図6は、本実施の形態2にかかる画像表示装置を構成する要素のうち、表示画素に対応した部分において発光素子20と、カラーフィルタ21について模式的に示し、カラー画像表示の態様について説明するための図である。カラーフィルタ21は、具体的には図1に示す基板1の下層に配置され、発光素子20から出射された白色光に対してR、G、Bに対応した波長の光を透過する機能を有する。

20

【0053】

発光素子20は、実施の形態1と同様に複数の発光層22a～22cと、発光層間に配置された電子一正孔対生成層9a、9bと、かかる構成をアノード配線層6およびカソード配線層10とで狭持した構造を有する。アノード配線層6、カソード配線層10および電子一正孔対生成層9a、9bの具体的構造および機能は実施の形態1と同様とする。

20

【0054】

発光層22a～22cは、電子と正孔が再結合する事によってそれぞれR、G、Bに対応した波長の光を生じる材料によって形成される。それぞれの波長に対応した光を出射するためには、例えばRに対応したIr(btp)₂(aca)_c、Gに対応したIr(ppy)₃、Bに対応したFirpicをそれぞれ発光層22a～22cに不純物として添加した構造が挙げられる。かかる構造により発光層22aがRに対応した波長の光を生じ、発光層22bはG、発光層22cはBに対応した波長の光をそれぞれ生じることで発光素子20全体として白色光を出力する。

30

【0055】

次に、本実施の形態2にかかる画像表示装置の利点について説明する。まず、実施の形態1と同様に、複数の発光層間に電子一正孔対生成層を配置した構造を有するために低電流で高輝度の光を出力することが可能であって、チャネル層が非晶質シリコンを用いた薄膜トランジスタをドライバ素子として使用した場合であっても補償回路を設ける必要がないという利点を有する。

40

【0056】

また、発光素子20が白色光を出力し、カラーフィルタ21によってR、G、Bに対応した波長の光を抽出する構造とすることで、副画素ごとに発光素子のパターニングを行う必要がなく、製造工程が簡略化されるという利点も有する。すなわち、発光素子20を形成する際にはアノード配線層6、発光層22a～22cおよび電子一正孔対生成層9a、9b、カソード配線層10を基板1上に一様に積層する事が可能であり、R、G、Bに対応した波長の光を出射する発光素子をそれぞれ別工程によって形成する必要がなく、製造を容易に行うことが可能である。

【0057】

さらに、本実施の形態2にかかる画像表示装置は、発光素子20が発光層を複数備えた構造とすることで、彩度等を低減したほぼ純粹な白色光を出射する事が可能である。すなわち、従来の発光層は、R、G、Bに対応した不純物の発光効率が異なるためにR、G、Bの光成分の強度を均等に出力することが困難であった。しかしながら、本実施の形態2にかかる画像表示装置では、発光層を多数積層する事が可能であるため、発光素子20について発光効率の低い色に対応した発光層を複数積層することでR、G、Bの光

50

成分の強度を均等にし、彩度が実質上問題ない程度にまで白色化した光を出射する事が可能である。

【0058】

なお、本実施の形態2にかかる画像表示装置において、発光層22a～22cがそれぞれR、G、Bに対応した波長の光を生ずる構造とするのではなく、例えば上記の不純物すべてを発光層22a～22cのそれぞれに添加することによって発光層22a～22cがそれぞれ白色光を出射する構造としてもよい。

【0059】

(変形例)

図7は、実施の形態2にかかる画像表示装置の変形例について示す模式図である。本変形例では、発光層23a～23dがBに対応した波長の光を生じる構造とし、色変調部24によってR、G、Bに対応した光を外部に出力する構造を有する。

10

【0060】

色変調部24は、入力された一定波長の光に基づいて、入力光よりも低エネルギー、すなわち入力光よりも長波長の光を出力する機能を有する。R、G、Bに対応した波長の光のうち、もっとも高エネルギー、すなわち短波長の光はBに対応した光である。このため、発光層23a～23dでBに対応した光を出射して色変調部24に入力する構造とすることで、色変調部24は、より長波長のR、Gに対応した波長の光を出力することが可能である。

【0061】

20

カラーフィルタを用いることによって白色光からR、G、Bに対応した波長の光を抽出する構造の場合、白色光の他の波長の光成分についてはカラーフィルタにおいて遮蔽されることとなるため、実質的な発光効率の観点からは必ずしも好ましくない。本変形例では白色光から所定の波長成分を抽出するのではなく、Bに対応した波長の光を長波長光に変換することによってR、Gに対応した波長の光とすることで実質的な発光効率を向上させている。

【0062】

なお、本変形例においては発光層23a～23dから生じる光をBに対応した波長の光としたが、必ずしもかかる波長の光に限定する必要はない。具体的には、R、G、Bそれぞれに対応した光の波長よりも短波長、例えば波長が400nm以下の光を出射する事で、色変調部24によってR、G、Bに対応した波長の光を出力することが可能である。

30

【0063】

【発明の効果】

以上説明したように、この発明によれば、アクティブマトリックス方式であって、かつドライバ素子の電流通過領域が非晶質シリコンを含んで形成した構造の画像表示装置において、複数の発光層間に電子-正孔対生成層を含む発光素子を備えたことによって、低電流で高輝度の発光が可能となり、電流通過領域を通過する荷電粒子量を抑制することによってドライバ素子の電気特性の変動を抑制することができ、長時間に渡って輝度等が変動することのない、安定した画像表示が可能な画像表示装置を実現できるという効果を奏する。

40

【図面の簡単な説明】

【図1】実施の形態1にかかる画像表示装置の構造を示す断面図である。

【図2】実施の形態1にかかる画像表示装置の配線構造を示す等価回路図である。

【図3】実施の形態1にかかる画像表示装置を形成する発光素子の発光メカニズムを説明するための模式図である。

【図4】非晶質シリコンをチャネル層に用いた薄膜トランジスタについて、チャネル層を流れる電流と閾値電圧の関係について示すグラフである。

【図5】実施の形態1にかかる画像表示装置の変形例の構造を示す断面図である。

【図6】実施の形態2にかかる画像表示装置のカラー画像表示の態様を説明するための模式図である。

50

【図7】実施の形態2の変形例にかかる画像表示装置のカラー画像表示の態用を説明するための模式図である。

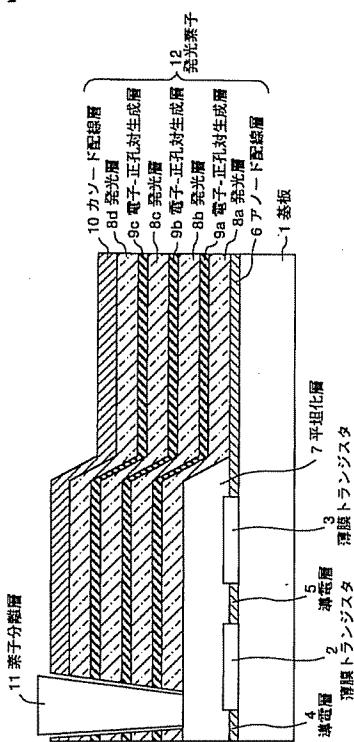
【図8】従来技術にかかる有機EL素子を用いた画像表示装置の構造を示す等価回路図である。

【図9】非晶質シリコンをチャネル層とした薄膜トランジスタの閾値電圧変動値について示すグラフである。

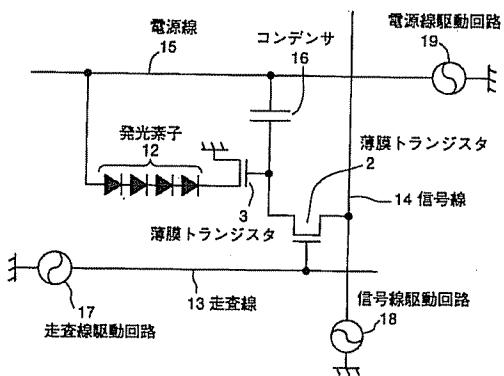
【符号の説明】

1	基板	
2	薄膜トランジスタ	
3	薄膜トランジスタ	10
4	導電層	
5	導電層	
6	アノード配線層	
7	平坦化層	
8 a ~ 8 d	発光層	
9 a ~ 9 d	正孔対生成層	
10	カソード配線層	
11	素子分離層	
12	発光素子	
13	走査線	20
14	信号線	
15	電源線	
16	コンデンサ	
17	走査線駆動回路	
18	信号線駆動回路	
19	電源線駆動回路	
20	発光素子	
21	カラーフィルタ	
22 a ~ 22 c	発光層	
23 a ~ 23 d	発光層	30
24	色変調部	
101	有機EL素子	
102	薄膜トランジスタ	
103	薄膜トランジスタ	
104	信号線	
105	走査線	
107	電源線	

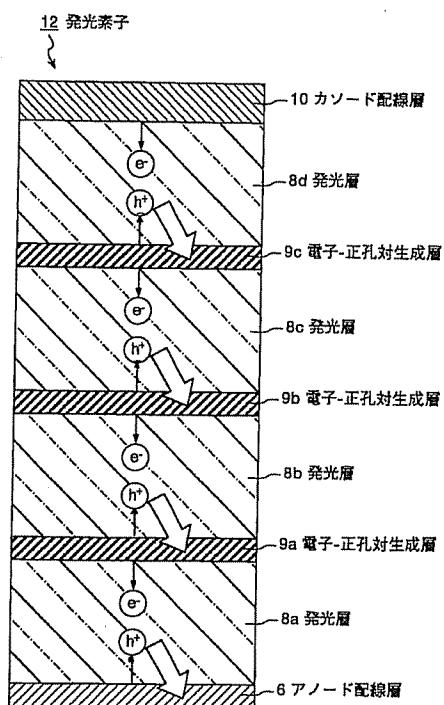
【図 1】



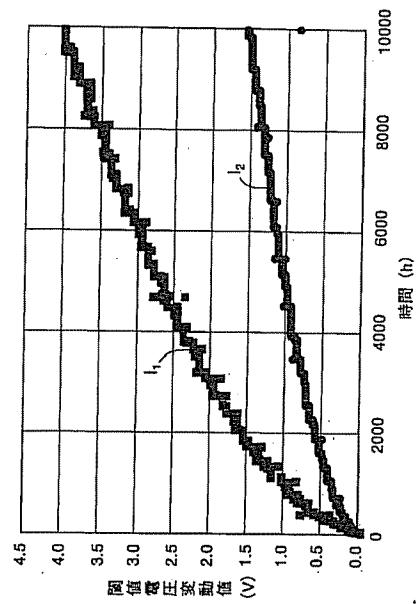
【図 2】



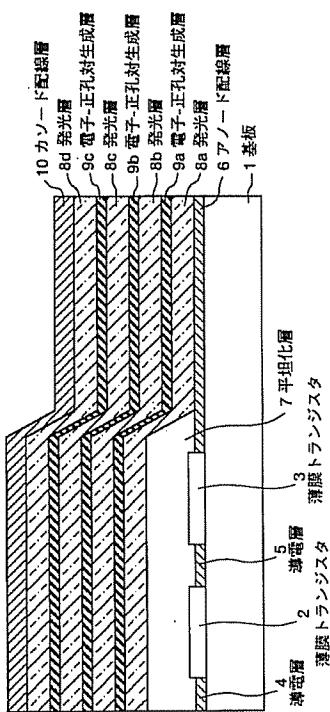
【図 3】



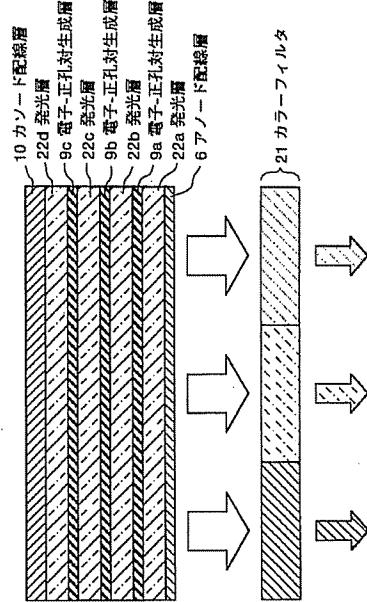
【図 4】



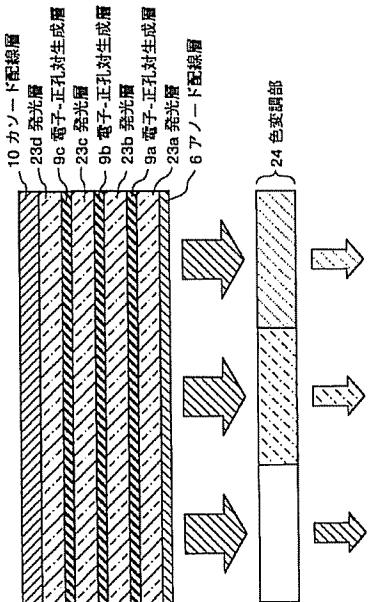
【図 5】



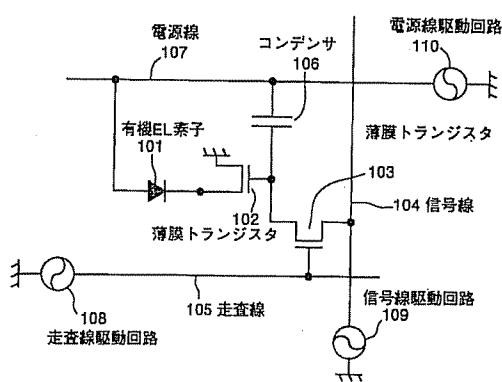
【図 6】



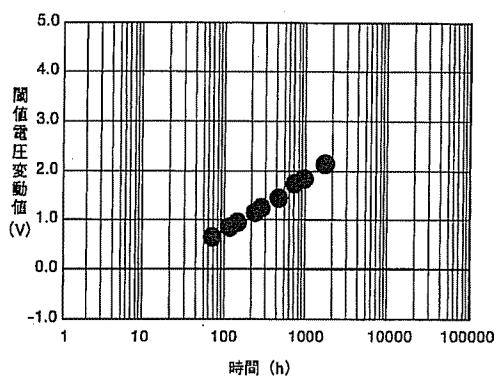
【図 7】



【図 8】



【図 9】



フロントページの続き

(72)発明者 三和 宏一

神奈川県大和市下鶴間1623番地14 インターナショナル ディスプレイ テクノロジー株式
会社 大和事業所内

(72)発明者 大畠 元嗣

神奈川県大和市下鶴間1623番地14 インターナショナル ディスプレイ テクノロジー株式
会社 大和事業所内

F ターム(参考) 3K007 AB02 AB03 AB05 BA06 BB06 DA06 DB03

5C094 AA21 AA53 BA03 BA27 CA19 DA09 DB01 FB14